



Programa de asignatura por competencias de educación superior

Sección I. Identificación del Curso

Tabla 1. Identificación de la Planificación del Curso.

Actualización:	Mayo 11, 2022				
Carrera:	Ingeniería en Diseño Electrónico y Sistemas Inteligentes	Asignatura:	Diseño de circuitos integrados analógicos CMOS I		
Academia:	Diseño Electrónico /	Clave:	19SDE15		
Módulo formativo:	Electrónica Analógica	Seriación:	19SDE21 - Diseño de circuitos integrados analógicos CMOS II		
Tipo de curso:	Presencial	Prerrequisito:	- -		
Semestre:	Sexto	Créditos:	5.63	Horas semestre:	90 horas
Teoría:	3 horas	Práctica:	2 horas	Trabajo indpt.:	0 horas
				Total x semana:	5 horas

Sección II. Objetivos educacionales

Tabla 2. Objetivos educacionales

Objetivos educacionales		Criterios de desempeño	Indicadores
OE2	Los egresados implementarán proyectos especializados en sistemas complejos de control y electrónicos en organizaciones públicas o privadas.	Conocerán e implementarán las teorías de gestión y dirección aplicadas a proyectos.	50% de los egresados conocerán diferentes teorías de gestión y dirección de proyectos
OE3	Los egresados resolverán problemas en el ámbito industrial con el desarrollo de proyectos de sistemas electrónicos.	Conocerán e implementarán las metodologías de análisis y diseño de sistemas electrónicos.	30% de los egresados analizarán un sistema electrónico.
OE4	Los egresados se integrarán de manera satisfactoria en el ámbito laboral en las áreas de electrónica del sector público o privado.	Se integrarán al ámbito laboral a través de las estadías profesionales, trabajando de manera colaborativa en el desarrollo de proyectos.	30% de los egresados trabajarán de forma colaborativa en el desarrollo de proyectos en el sector público.
OE5	Los egresados aplicarán y administrarán sistemas electrónicos y de control de manera ética, con responsabilidad social para contribuir al desarrollo sustentable.	Conocerán e implementarán modelos de sistemas electrónicos y de control.	30% de los egresados aplicarán modelos de sistemas electrónicos o de control.
OE6	Los egresados se integrarán a redes de colaboración públicas o privadas para el desarrollo de proyectos tecnológicos nacionales e internacionales.	Se integrarán al trabajo colaborativo en instancias públicas (Conacyt) o privadas mediante las estadías, las materias de proyecto y el intercambio con otras instituciones.	30% de los egresados trabajarán de forma colaborativa en instancias públicas como Conacyt desarrollando proyectos.
OE1	Los egresados diseñarán y desarrollarán proyectos especializados en sistemas complejos de control y electrónicos en organizaciones públicas o privadas.	Conocerán y aplicarán la metodología de la formulación, diseño, implementación y evaluación de Proyectos de tipo Industrial y de tecnologías Electrónicas Emergentes.	40% de los Egresados serán capaces de formular proyectos Electrónicos.



Atributos de egreso de plan de estudios		Criterios de desempeño	Componentes
AE1	Aplicar los conocimientos de ciencias básicas, como la química, física y matemáticas, y las ciencias de la ingeniería para resolver problemas dentro del campo de la electrónica.	- Desarrollará un prototipo de un circuitos integrado CMOS analógico aplicando técnicas más utilizadas en la industria, con apego a la normatividad vigente.	4.1 Terminación simple y operación diferencial. 4.2 Conceptos básicos de los pares diferenciales. 4.3 Respuesta de modo común. 4.4 Par diferencial de carga. 5.1 Consideraciones generales. 5.2 Etapa de fuente común. 5.3 Seguidores de fuente 5.4 Etapa de compuerta común. 5.5 Par diferencial. 6.1 Consideraciones generales de layout. 6.2 Técnicas de layout analógico.
AE3	Implementar estrategias a partir del juicio ingenieril para sacar conclusiones y tomar decisiones a partir de análisis estadísticos y mejorar así la calidad de los procesos industriales.	- Diseñara y simulará el desarrollo de circuitos integrados analógicos con aplicaciones específicas.	1.1 Diseño analógico. 1.2 Diseño de circuitos integrados. 1.3 Diseño CMOS. 1.4 Metodología top-down de diseño de sistemas analógicos y de señal mezclada. 2.1 Consideraciones generales. 2.2 Características I/V del MOS. 2.3 Efectos de segundo orden. 2.4 Modelos de un dispositivo MOS.
		- Conocerá las bases para la resolución de problemas, mediante la formulación y el desarrollo de pasos específicos, orientados a mejorar la claridad, calidad y tiempo de desarrollo de un circuito integrado CMOS analógico.	3.1 Conceptos básicos. 3.2 Etapas de fuente común. 3.3 Seguidores de fuente. 3.4 Etapa de compuerta común.



Continuación: Tabla 2. Objetivos educacionales (continuación)

No.	Atributos de egreso de plan de estudios	Criterios de desempeño	Componentes
AE6	Reconocer la mejora continua como parte de su desarrollo profesional para diseñar e implementar sistemas analógicos y/o digitales y resolver problemas dentro del campo de la electrónica.		3.5 etapa de cascode.

Sección III. Atributos de la asignatura

Tabla 3. Atributos de la asignatura

Problema a resolver		
Diseñar circuitos integrados analógicos a nivel de prototipo.		
Atributos (competencia específica) de la asignatura		
Diseñar circuitos integrados analógicos con tecnología CMOS basada en celdas básicas que permitan la implementación de sistemas analógicos y de señal mezclada usando las herramientas CAD para el macro-modelado, el modelo eléctrico basado en SPICE, el diseño del Layout y del Floorplan del circuito y la validación Post-Layout.		
Aportación a la competencia específica		Aportación a las competencias transversales
Saber	Saber hacer	Saber Ser
- Conocer las metodologías propias al diseño de sistemas analógicos y de señal mezclada.	- Diseñar celdas básicas analógicas para integrar un sistema analógico y de señal mezclada basándose en las especificaciones de diseño. - Contextualizar las metodologías propias al diseño de sistemas analógicos y de señal mezclada para su implementación en circuitos integrados con tecnología CMOS conceptualiza cada una de las etapas de diseño.	- Identifica, plantea y resuelve problemas. - Trabajo colaborativo.
Producto integrador de la asignatura, considerando los avances por unidad		
Diseño de cada una de las etapas, así como las metodologías del diseño de circuitos integrados para obtener un prototipo a nivel layout de un circuito integrado analógico y de señal mezclada.		

Sección IV. Desglose específico por cada unidad formativa

Tabla 4.1. Desglose específico de la unidad "Introducción al diseño analógico."

Número y nombre de la unidad: 1. Introducción al diseño analógico.							
Tiempo y porcentaje para esta unidad:		Teoría:	5 horas	Práctica:	10 horas	Porcentaje del programa:	16.67%
Aprendizajes esperados:		Ser capaz de diseñar e implementar circuitos integrados CMOS analógicos y de señal mezclada utilizando las tecnologías más actuales, para aplicarlos en el diseño de circuitos integrados de tecnología específica.					
Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad (Evidencia de aprendizaje de la unidad)			
1.1 Diseño analógico. 1.2 Diseño de circuitos integrados. 1.3 Diseño CMOS. 1.4 Metodología top-down de diseño de sistemas analógicos y de señal mezclada.	<p>Saber:</p> <ul style="list-style-type: none"> - Conocer el proceso y diseño de los circuitos integrados analógicos y de señal mezclada. <p>Saber hacer:</p> <ul style="list-style-type: none"> - Realizar el diseño de circuitos integrados analógicos y de señal mezclada del procesamiento analógico. <p>Ser:</p> <ul style="list-style-type: none"> - Identifica, plantea y resuelve problemas. - Trabajo colaborativo. 	<ul style="list-style-type: none"> - Exposición del tema. - Demostración de resolución de ejercicios. - Demostración teoría práctica por el alumno. 	<p>Evaluación formativa:</p> <ul style="list-style-type: none"> - Resolución de ejercicios. - Implementación de prácticas documentándolas de manera escrita. - Realizar reportes escritos de los conceptos aprendidos en clase como tarea, solucionar ejercicios extra clase, actividades de investigación, elaboración de modelos o prototipos, análisis y discusión grupal. <p>Evaluación sumativa:</p> <ul style="list-style-type: none"> - Evaluar los conocimientos adquiridos por el alumno mediante exámenes escritos. 	Análisis del proceso de diseño y circuitos integrados analógicos y señal mezclada.			
Bibliografía							
<ul style="list-style-type: none"> - Razavi, B. (2001). Design of Analog CMOS Integrated Circuits. USA: Mc Graw Hill. - Maloberti, F. (2001). Analog Design for CMOS VLSI System. USA: Kluwer Academic Publishers. - Baker, R.J.; Li, H. W.; Boyce, D. (1998). CMOS Circuit Design, Layout and Simulation. USA: IEEE Press. - Johns, D.; Ken, M. (1997). Analog Integrated Circuit Design. USA: John Wiley & Sons. - Sung-Mo, K.; Yushf ,L. (2003). CMOS Integrated Circuits, Analysis and Design. USA: Mc Graw Hill. 							

Sección IV. Desglose específico por cada unidad formativa

Tabla 4.2. Desglose específico de la unidad "Conceptos Básicos de dispositivos CMOS."

Número y nombre de la unidad:		2. Conceptos Básicos de dispositivos CMOS.					
Tiempo y porcentaje para esta unidad:		Teoría:	5 horas	Práctica:	10 horas	Porcentaje del programa:	16.67%
Aprendizajes esperados:		Conceptualizar los retos del diseño analógico implementados en circuitos integrados y de las dependencias que emanan de la tecnología específica, para conocer el comportamiento de los transistores CMOS.					
Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad (Evidencia de aprendizaje de la unidad)			
2.1 Consideraciones generales. 2.2 Características I/V del MOS. 2.3 Efectos de segundo orden. 2.4 Modelos de un dispositivo MOS.	<p>Saber:</p> <ul style="list-style-type: none"> - Conocer el procesamiento analógico y de señal mezclada, así como los conceptos de la tecnología CMOS sobre los circuitos integrados. <p>Saber hacer:</p> <ul style="list-style-type: none"> - Realizar el proceso de diseño de los circuitos integrados analógicos y de señal mezclada. <p>Ser:</p> <ul style="list-style-type: none"> - Identifica, plantea y resuelve problemas. - Trabajo colaborativo. 	<ul style="list-style-type: none"> - Exposición del tema. - Demostración de resolución de ejercicios. - Demostración teoría práctica por el alumno. 	<p>Evaluación formativa:</p> <ul style="list-style-type: none"> - Resolución de ejercicios. - Implementación de prácticas documentándolas de manera escrita. - Realizar reportes escritos de los conceptos aprendidos en clase como tarea, solucionar ejercicios extra clase, actividades de investigación, elaboración de modelos o prototipos, análisis y discusión grupal. <p>Evaluación sumativa:</p> <ul style="list-style-type: none"> - Evaluar los conocimientos adquiridos por el alumno mediante exámenes escritos. 	Reporte y análisis del comportamiento de los transistores CMOS basados en las aproximaciones de segundo orden y de las curvas V-I.			
Bibliografía							
<ul style="list-style-type: none"> - Razavi, B. (2001). Design of Analog CMOS Integrated Circuits. USA: Mc Graw Hill. - Maloberti, F. (2001). Analog Design for CMOS VLSI System. USA: Kluwer Academic Publishers. - Baker, R.J.; Li, H. W.; Boyce, D. (1998). CMOS Circuit Design, Layout and Simulation. USA: IEEE Press. - Johs, D.; Ken, M. (1997). Analog Integrated Circuit Design. USA: John Wiley & Sons. - Sung-Mo, K.; Yushf ,L. (2003). CMOS Integrated Circuits, Analysis and Design. USA: Mc Graw Hill. 							

Sección IV. Desglose específico por cada unidad formativa

Tabla 4.3. Desglose específico de la unidad "Amplificador de simple etapa."

Número y nombre de la unidad:		3. Amplificador de simple etapa.					
Tiempo y porcentaje para esta unidad:		Teoría:	5 horas	Práctica:	10 horas	Porcentaje del programa:	16.67%
Aprendizajes esperados:		Analizar y diseñar las configuraciones elementales de amplificadores con transistores CMOS y análisis de las métricas importantes de los amplificadores, para diseñar y comprender el comportamiento de amplificadores de simple etapa.					
Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad (Evidencia de aprendizaje de la unidad)			
3.1 Conceptos básicos. 3.2 Etapas de fuente común. 3.3 Seguidores de fuente. 3.4 Etapa de compuerta común. 3.5 etapa de cascode.	<p>Saber:</p> <ul style="list-style-type: none"> - Conocer las características de las configuraciones de amplificadores para emplearlos en otras configuraciones de amplificadores más complejas. <p>Saber hacer:</p> <ul style="list-style-type: none"> - Simular las respuestas de pequeña señal de los amplificadores de simple etapa, así como también inferir a partir de los resultados de simulación las métricas importantes de estos amplificadores. <p>Ser:</p> <ul style="list-style-type: none"> - Identifica, plantea y resuelve problemas. 	<ul style="list-style-type: none"> - Exposición del tema. - Demostración de resolución de ejercicios. - Demostración teoría práctica por el alumno. 	<p>Evaluación formativa:</p> <ul style="list-style-type: none"> - Resolución de ejercicios. - Implementación de prácticas documentándolas de manera escrita. - Realizar reportes escritos de los conceptos aprendidos en clase como tarea, solucionar ejercicios extra clase, actividades de investigación, elaboración de modelos o prototipos, análisis y discusión grupal. <p>Evaluación sumativa:</p> <ul style="list-style-type: none"> - Evaluar los conocimientos adquiridos por el alumno mediante exámenes escritos. 	Análisis del comportamiento de los amplificadores de simple etapa basados en los resultados teóricos y los resultados de simulación.			



Continuación: Tabla 4.3. Desglose específico de la unidad "Amplificador de simple etapa."

Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad
	- Trabajo colaborativo.			

Bibliografía

- Razavi, B. (2001). Design of Analog CMOS Integrated Circuits. USA: Mc Graw Hill.
- Maloberti, F. (2001). Analog Design for CMOS VLSI System. USA: Kluwer Academic Publishers.
- Baker, R.J.; Li, H. W.; Boyce, D. (1998). CMOS Circuit Design, Layout and Simulation. USA: IEEE Press.
- Johs, D.; Ken, M. (1997). Analog Integrated Circuit Design. USA: John Wiley & Sons.
- Sung-Mo, K.; Yushf ,L. (2003). CMOS Integrated Circuits, Analysis and Design. USA: Mc Graw Hill.

Sección IV. Desglose específico por cada unidad formativa

Tabla 4.4. Desglose específico de la unidad "Amplificadores diferenciales."

Número y nombre de la unidad: 4. Amplificadores diferenciales.							
Tiempo y porcentaje para esta unidad:		Teoría:	5 horas	Práctica:	10 horas	Porcentaje del programa:	16.67%
Aprendizajes esperados:		Conocer la configuración del par diferencial, la operación en pequeña señal tanto en modo diferencial como en modo común, así como el análisis de las señales de ruido generadas por el par diferencial para diseñar amplificadores diferenciales con carga resistiva y con carga de tipo CMOS.					
Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad (Evidencia de aprendizaje de la unidad)			
4.1 Terminación simple y operación diferencial. 4.2 Conceptos básicos de los pares diferenciales. 4.3 Respuesta de modo común. 4.4 Par diferencial de carga.	Saber: - Analizar y sintetizar las configuraciones de los diferentes circuitos de par diferencial en modo diferencial. - Analizar el ruido de las señales generadas en un circuito amplificador de par diferencial. Saber hacer: - Diseñar amplificadores diferenciales. Ser: - Identifica, plantea y resuelve problemas. - Trabajo colaborativo.	- Exposición del tema. - Demostración de resolución de ejercicios. - Demostración teoría práctica por el alumno.	Evaluación formativa: - Resolución de ejercicios. - Implementación de prácticas documentándolas de manera escrita. - Realizar reportes escritos de los conceptos aprendidos en clase como tarea, solucionar ejercicios extra clase, actividades de investigación, elaboración de modelos o prototipos, análisis y discusión grupal. Evaluación sumativa: - Evaluar los conocimientos adquiridos por el alumno mediante exámenes escritos.	Simulación y diseño hasta el nivel Layout de amplificadores diferenciales con carga resistiva y con carga de tipo MOS.			
Bibliografía							
- Razavi, B. (2001). Design of Analog CMOS Integrated Circuits. USA: Mc Graw Hill.							



Continuación: Tabla 4.4. Desglose específico de la unidad "Amplificadores diferenciales."

Bibliografía

- Maloberti, F. (2001). Analog Design for CMOS VLSI System. USA: Kluwer Academic Publishers.
- Baker, R.J.; Li, H. W.; Boyce, D. (1998). CMOS Circuit Design, Layout and Simulation. USA: IEEE Press.
- Johs, D.; Ken, M. (1997). Analog Integrated Circuit Design. USA: John Wiley & Sons.
- Sung-Mo, K.; Yushf ,L. (2003). CMOS Integrated Circuits, Analysis and Design. USA: Mc Graw Hill.

Sección IV. Desglose específico por cada unidad formativa

Tabla 4.5. Desglose específico de la unidad "Respuesta en frecuencia de los amplificadores."

Número y nombre de la unidad: 5. Respuesta en frecuencia de los amplificadores.							
Tiempo y porcentaje para esta unidad:		Teoría:	5 horas	Práctica:	10 horas	Porcentaje del programa:	16.67%
Aprendizajes esperados:		Conceptualizar la respuesta en frecuencia basado en el circuito equivalente de pequeña señal de los transistores MOS que constituyen las configuraciones de los amplificadores de una simple etapa y diferenciales, para poder analizar estos en función de la frecuencia.					
Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad (Evidencia de aprendizaje de la unidad)			
5.1 Consideraciones generales. 5.2 Etapa de fuente común. 5.3 Seguidores de fuente 5.4 Etapa de compuerta común. 5.5 Par diferencial.	<p>Saber:</p> <ul style="list-style-type: none"> - Identificar los amplificadores de simple etapa y diferenciales en el dominio de la frecuencia. <p>Saber hacer:</p> <ul style="list-style-type: none"> - Realizar amplificadores de simple etapa con su dominio de frecuencia. - Simular amplificadores de simple etapa y diferenciales en el dominio de la frecuencia. <p>Ser:</p> <ul style="list-style-type: none"> - Identifica, plantea y resuelve problemas. - Trabajo colaborativo. 	<ul style="list-style-type: none"> - Exposición del tema. - Demostración de resolución de ejercicios. - Demostración teoría práctica por el alumno. 	<p>Evaluación formativa:</p> <ul style="list-style-type: none"> - Resolución de ejercicios. - Implementación de prácticas documentándolas de manera escrita. - Realizar reportes escritos de los conceptos aprendidos en clase como tarea, solucionar ejercicios extra clase, actividades de investigación, elaboración de modelos o prototipos, análisis y discusión grupal. <p>Evaluación sumativa:</p> <ul style="list-style-type: none"> - Evaluar los conocimientos adquiridos por el alumno mediante exámenes escritos. 	Circuito de frecuencia.			
Bibliografía							
<ul style="list-style-type: none"> - Razavi, B. (2001). Design of Analog CMOS Integrated Circuits. USA: Mc Graw Hill. - Maloberti, F. (2001). Analog Design for CMOS VLSI System. USA: Kluwer Academic Publishers. - Baker, R.J.; Li, H. W.; Boyce, D. (1998). CMOS Circuit Design, Layout and Simulation. USA: IEEE Press. - Johns, D.; Ken, M. (1997). Analog Integrated Circuit Design. USA: John Wiley & Sons. - Sung-Mo, K.; Yushf ,L. (2003). CMOS Integrated Circuits, Analysis and Design. USA: Mc Graw Hill. 							

Sección IV. Desglose específico por cada unidad formativa

Tabla 4.6. Desglose específico de la unidad "Layout y empaquetado."

Número y nombre de la unidad: 6. Layout y empaquetado.				
Tiempo y porcentaje para esta unidad:	Teoría: 5 horas Práctica: 10 horas Porcentaje del programa: 16.67%			
Aprendizajes esperados: Analizar las técnicas de Layout, Floorplan y empaquetado para el diseño de circuitos integrados analógicos y de señal mezclada.				
Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad (Evidencia de aprendizaje de la unidad)
6.1 Consideraciones generales de Layout. 6.2 Técnicas de Layout analógico.	<p>Saber:</p> <ul style="list-style-type: none"> - Conocer el Layout y el Floorplan para amplificadores de simple etapa y deferenciales. <p>Saber hacer:</p> <ul style="list-style-type: none"> - Desarrollar técnicas para el diseño del layout, Floorplan reportadas en la literatura y el estado del arte incluyendo un diseño propio. - Diseñar el Layout y el Floorplan para amplificadores de simple etapa y deferenciales. 	<ul style="list-style-type: none"> - Exposición del tema. - Demostración de resolución de ejercicios. - Demostración teoría práctica por el alumno. 	<p>Evaluación formativa:</p> <ul style="list-style-type: none"> - Resolución de ejercicios. - Implementación de prácticas documentándolas de manera escrita. - Realizar reportes escritos de los conceptos aprendidos en clase como tarea, solucionar ejercicios extra clase, actividades de investigación, elaboración de modelos o prototipos, análisis y discusión grupal. <p>Evaluación sumativa:</p> <ul style="list-style-type: none"> - Evaluar los conocimientos adquiridos por el alumno mediante exámenes escritos. 	Fabricación de técnicas para el diseño del Layout, Floorplan y empaquetado de los circuitos integrados.



Continuación: Tabla 4.6. Desglose específico de la unidad "Layout y empaquetado."

Temas y subtemas (secuencia)	Criterios de desempeño	Estrategias didácticas	Estrategias de evaluación	Producto Integrador de la unidad
	Ser: - Identifica, plantea y resuelve problemas. - Trabajo colaborativo.			
Bibliografía				
<ul style="list-style-type: none">- Razavi, B. (2001). Design of Analog CMOS Integrated Circuits. USA: Mc Graw Hill.- Maloberti, F. (2001). Analog Design for CMOS VLSI System. USA: Kluwer Academic Publishers.- Baker, R.J.; Li, H. W.; Boyce, D. (1998). CMOS Circuit Design, Layout and Simulation. USA: IEEE Press.- Johs, D.; Ken, M. (1997). Analog Integrated Circuit Design. USA: John Wiley & Sons.- Sung-Mo, K.; Yushf ,L. (2003). CMOS Integrated Circuits, Analysis and Design. USA: Mc Graw Hill.				



V. Perfil docente

Tabla 5. Descripción del perfil docente

Perfil deseable docente para impartir la asignatura
<p>Carrera(s): - Ingeniería en Diseño Electrónico y Sistemas Inteligentes.</p> <p>- Ingeniería Electrónica o carrera afín.</p> <p>- Experiencia en manejo de Lenguaje Ensamblador.</p> <p>Manejo y uso de Osciloscopio, Multímetro y manejo de Simuladores de Circuitos Electrónicos.</p> <p>- Experiencia mínima de dos años</p> <p>- Licenciatura en Ingeniería Diseño Electrónica. Preferentemente Maestría relacionada con el área de conocimiento.</p>